

等 別：三等考試
類 科：電子工程
科 目：半導體工程
考試時間：2 小時

座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

(三)本科目除專門名詞或數理公式外，應使用本國文字作答。

- 一、(一)請分別敘述在外質半導體中何謂「完全解離 (complete ionization)」及「凍結 (freeze-out)」？(10 分)
(二)請輔以數學表示式說明在半導體中「質量作用定律 (mass-action law)」之物理意義。(5 分)
- 二、(一)請輔以數學表示式說明影響半導體「漂移電流密度 (drift current density)」之因素為何？(5 分)
(二)請分別說明影響半導體中載子移動之「晶格散射 (lattice scattering)」及「游離雜質散射 (ionized impurity scattering)」之物理意義及其溫度效應。(10 分)
- 三、(一)請以數學表示式定義 p-n 接面之「內建電位 (V_{bi} , built-in potential)」。(5 分)
(二)請繪出 p-n 接面其分別在逆向偏壓、順向偏壓之能帶圖 (energy-band diagram)，並說明其整流 (rectification) 特性。(10 分)
- 四、雙載子接面電晶體 (BJT)：
(一)請敘述「基極寬度調變效應 (base width modulation effect)」，並說明其對於 BJT 輸出電導 (g_o) 之影響。(10 分)
(二)請敘述「高注入效應 (high injection effect)」，並說明其對於 BJT 共射極電流增益 (β) 之影響。(10 分)
- 五、 SiO_2 、 S_3N_4 及 Ta_2O_5 的相對介電常數 (ϵ_s) 分別約為 3.9、7.6 及 25。
(一)若分別以介電層 Ta_2O_5 及 SiO_2 作為電容，且 Ta_2O_5 : SiO_2 之厚度比 2 : 1、面積比為 3 : 1，試求其電容比？(5 分)
(二)假設以厚度為 $3t$ 微米之 Ta_2O_5 作為介電層之電容值為 C_1 ；另以各層厚度均分別為 t 微米之 $\text{SiO}_2/\text{S}_3\text{N}_4/\text{SiO}_2$ 作為介電疊層之電容值為 C_2 。假設兩者具有相同面積，試計算 C_1/C_2 之比值？(10 分)

六、矽 p-n 接面在 $T = 300 \text{ K}$ 之施體雜質與受體雜質濃度分別為 $N_D = 10^{15} \text{ cm}^{-3}$ 及 $N_A = 10^{16} \text{ cm}^{-3}$ ，且未施加電壓；本質載子濃度 $n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ 。試求空乏區寬度及最大電場強度分別為？（20分）

[$kT_{300 \text{ K}} = 0.0259 \text{ eV}$ 、單位電量 $q = 1.6 \times 10^{-19} \text{ C}$ 、介電常數為 $11.7\epsilon_0$ ($\epsilon_0 = 8.85 \times 10^{-14} \text{ F/cm}$)]