

等 別：高考二級
類 科：電子工程
科 目：電子元件
考試時間：2 小時

座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

(三)請以黑色鋼筆或原子筆在申論試卷上作答。

(四)本科目得以本國文字或英文作答。

一、某矽晶體材料均勻摻雜濃度為 $5 \times 10^{13} \text{ cm}^{-3}$ 硼(B)原子，已知常溫(300 k)下矽的本質載子濃度為 $n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ ， $q = 1.6 \times 10^{-19} \text{ C}$ ，電子與電洞的位移率 (mobility) 分別為 $\mu_n = 1350 \text{ cm}^2/\text{v}\cdot\text{s}$ 及 $\mu_p = 480 \text{ cm}^2/\text{v}\cdot\text{s}$ ，於熱平衡時請求出：

(一)電洞濃度 $p_o = ?$ 電子濃度 $n_o = ?$ (6 分)

(二)該材料的電阻率 (resistivity) = ? (7 分)

(三)照光下均勻產生電子與電洞 $\Delta n = \Delta p = 10^{16} \text{ cm}^{-3}$ ，於穩態下假設位移率不變，該材料之導電率 (conductivity) = ? (7 分)

二、矽 pn 二極體已知 p 區的摻雜 $N_A = 2 \times 10^{14} \text{ cm}^{-3}$ ， n 區的摻雜 $N_D = 6 \times 10^{14} \text{ cm}^{-3}$ ，常溫下 $1 kT/q = 0.0259 \text{ V}$ ， $n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ ， $q = 1.6 \times 10^{-19} \text{ C}$ ，電子與電洞的位移率 (mobility) 分別為 $\mu_n = 1350 \text{ cm}^2/\text{v}\cdot\text{s}$ 及 $\mu_p = 480 \text{ cm}^2/\text{v}\cdot\text{s}$ ， $D/\mu = kT/q$ ，假設 p 區電子與 n 區電洞的少數載子壽命均為 $\tau_n = \tau_p = 1 \mu\text{s}$ ，忽略空乏區內額外的載子復合與產生機制，請求出：

(一)於順偏壓 $V_F = 0.1 \text{ V}$ 下，在 p 區的空乏區寬度 W_p 相對在 n 區的空乏區寬度 W_n 兩者之比例 $W_p/W_n = ?$ (5 分)

(二)於順偏壓 $V_F = 0.1 \text{ V}$ 下，在 W_n 處的電洞濃度相對熱平衡時之比例為 $p_n(x = W_n)/p_{no} = ?$ (5 分)

(三)於順偏壓 $V_F = 0.1 \text{ V}$ 下，在 n 區相對熱平衡多出的電洞濃度分布於 $x \geq W_n$ 區之 $\Delta p_n(x)$ 表示式為何? (6 分)

(四)於順偏壓 $V_F = 0.1 \text{ V}$ 下，在 W_n 處的電洞電流密度 $J_p(x = W_n) = ?$ (6 分)

(五)於反偏壓 $V_R = 8 \text{ V}$ 下，元件之空乏區寬度 $W = ?$ (6 分)

(六)於反偏壓 $V_R = 8 \text{ V}$ 下，在 p 區的電子擴散長度 (diffusion length) L_n 相對在 n 區的電洞擴散長度 L_p 兩者之比例 $L_n/L_p = ?$ (6 分)

(七)於反偏壓 $V_R = 8 \text{ V}$ 下，元件之電流密度 $J_S = ?$ (6 分)

三、金屬/氧化層/半導體 (MOS) 結構元件，已知氧化層 SiO_2 厚度為 100 nm，其 $\epsilon_{\text{SiO}_2} = 3.9 \epsilon_0$ ， p 型矽之 $N_A = 2 \times 10^{14} \text{ cm}^{-3}$ ，其 $\epsilon_{\text{Si}} = 11.9 \epsilon_0$ ， $\epsilon_0 = 8.85 \times 10^{-14} \text{ F/cm}$ ，常溫下 $1 kT/q = 0.0259 \text{ V}$ ， $q = 1.6 \times 10^{-19} \text{ C}$ ， $n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ ，熱平衡時電洞濃度 $p_o = n_i \exp[(E_{Fi} - E_F)/kT]$ ，其中 E_{Fi} 為本質費米能階， E_F 為 p 型矽之費米能階。假設氧化層與介面均為理想，MOS 之平能帶 (flat-band) 電壓為 $V_{FB} = -0.5 \text{ V}$ ，於某閘極偏壓 V_G 下，元件進入空乏區，矽表面剛好呈現本質 (intrinsic)，假設此偏壓下空乏區內之電子與電洞濃度均遠小於 N_A ，對 MOS 元件請求出：(每小題 5 分，共 20 分)

- (一) 矽基板 (substrate) 之壓降 $\phi_s = ?$
- (二) 矽基板 (substrate) 空乏區總電荷量 $Q_D = ?$
- (三) 氧化層壓降 $V_{OX} = ?$
- (四) 偏壓 $V_G = ?$

四、對於 npn 雙極性接合面電晶體 (BJT) 操作於順向作用區，元件之射基極間加上順偏，理論上流過空乏區之電子與電洞電流分別為 J_{nE} 與 J_{pE} ，另考慮順偏壓時之額外復合電流 J_R 。元件之基集極間加上反偏，理論上流過空乏區之電子與電洞電流分別為 J_{nC} 與 J_{pC} ，另考慮反偏壓時之額外產生電流 J_G ，請以上述相關電流符號列式表示 BJT 元件與下列參數之關係：

- (一) 直流共基極電流增益 (dc common-base current gain) $\alpha_0 = ?$ (6 分)
- (二) 小信號共基極電流增益 (small signal common-base current gain) $\alpha = ?$ (7 分)
- (三) 基極電流 $J_B = ?$ (7 分)