

代號：22150
頁次：1-1

109年公務人員高等考試一級暨二級考試試題

等 別：高考二級
類 科：電子工程
科 目：積體電路技術
考試時間：2小時

座號：_____

※注意：(一)禁止使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

(三)本科目除專門名詞或數理公式外，應使用本國文字作答。

- 一、請畫出一個由三個 NMOS 電晶體與兩個 PMOS 電晶體所組成的 CMOS 差動放大器 (differential amplifier) 的電路圖，並說明其工作原理。(20分)
- 二、在 VLSI 製程中為提高所製造的積體電路品質可以使用 strained silicon 的技術，試說明何謂 strained silicon？如何製作 strained silicon 元件？相較於正常製程，strained silicon 製程的元件有何優勢？(20分)
- 三、在現代 CMOS 半導體製程中，金屬連接線係用於連接各電晶體的端點。由於連接線複雜，這些金屬連接線的層數甚至已經高於十層。若將這些不同層的金屬連接線區分為較高層與較低層兩類，試說明這兩類金屬連接線之各自用途，其厚度之差異及原因。(12分)
- 四、請詳細回答下列各小題：(每小題8分，共48分)
 - (一) FinFET 之結構與優勢
 - (二) 光罩與曝光程序
 - (三) Body Effect 之成因與影響
 - (四) DRAM and SRAM 之各自單一位元電路圖與優劣比較
 - (五) CMOS 晶片的功率消耗分類與其各自成因
 - (六) MOS 電晶體於線性區及飽和區之特性